

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Inventor: : **Toshiro TOJO, et al.**
Filed : **Concurrently herewith**
For : **DATA TRANSMISSION APPARATUS.....**
Serial No. : **Concurrently herewith**

July 23, 2003

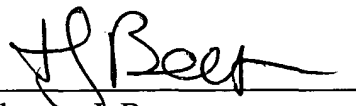
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

PRIORITY CLAIM AND
SUBMISSION OF PRIORITY DOCUMENT

S I R:

Applicant hereby claims priority under 35 USC 119 from **Japanese** patent application number **2002-243578** filed **August 23, 2002**, a copy of which is enclosed.

Respectfully submitted,



Thomas J. Bean
Reg. No. 44,528

Katten Muchin Zavis Rosenman
575 Madison Avenue
New York, NY 10022-2585
(212) 940-8800
Docket No.: FUJI 20.526

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 8月23日

出 願 番 号

Application Number:

特願2002-243578

[ST.10/C]:

[JP2002-243578]

出 願 人

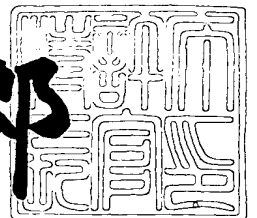
Applicant(s):

富士通株式会社

2002年12月20日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2002-3101119

【書類名】 特許願

【整理番号】 0251652

【提出日】 平成14年 8月23日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H03M 1/00

【発明の名称】 データ伝送装置及びデータ伝送方法

【請求項の数】 8

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 東條 敏郎

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 加來 尚

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100070150

【住所又は居所】 東京都渋谷区恵比寿4丁目20番3号 恵比寿ガーデンプレイスタワー32階

【弁理士】

【氏名又は名称】 伊東 忠彦

【電話番号】 03-5424-2511

【手数料の表示】

【予納台帳番号】 002989

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0114942

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 データ伝送装置及びデータ伝送方法

【特許請求の範囲】

【請求項 1】

入力信号に対してスペクトラム拡散処理を施すスペクトラム拡散手段と、
スペクトラム拡散処理後の信号に対してアナログ・ディジタル変換処理を施す
A/D手段と、
前記アナログ・ディジタル変換処理後の信号に対して前記スペクトラム拡散処
理に対するスペクトラム逆拡散処理を施すスペクトラム逆拡散手段とよりなるデ
ータ伝送装置。

【請求項 2】

前記スペクトラム拡散処理は所定の P N 系列を使用して行なわれる構成の請求
項 1 に記載のデータ伝送装置。

【請求項 3】

前記 P N 系列の P N 系列数は、入力信号に含まれた伝送データを所定の精度で
検出可能なように前記アナログ・ディジタル変換処理の精度を実質的に向上させ
るのに十分な数値とされてなる請求項 2 に記載のデータ伝送装置。

【請求項 4】

電力線を介してデータを伝送する構成の電力線搬送通信システムにおいてデー
タ伝送路としての電力線を終端する請求項 1 乃至 3 のうちのいずれか一項に記載
のデータ伝送装置。

【請求項 5】

入力信号に対してスペクトラム拡散処理を施すスペクトラム拡散段階と、
スペクトラム拡散処理後の信号に対してアナログ・ディジタル変換処理を施す
A/D変換段階と、
前記アナログ・ディジタル変換処理後の信号に対して前記スペクトラム拡散処
理に対するスペクトラム逆拡散処理を施すスペクトラム逆拡散段階とよりなるデ
ータ伝送方法。

【請求項 6】

前記スペクトラム拡散処理は所定の P N 系列を使用して行なわれる構成の請求項 5 に記載のデータ伝送方法。

【請求項 7】

前記 P N 系列の P N 系列数は、入力信号に含まれた伝送データを所定の精度で検出可能なように前記アナログ・ディジタル変換処理の精度を実質的に向上させるのに十分な数値とされてなる請求項 6 に記載のデータ伝送方法。

【請求項 8】

電力線を介してデータを伝送する構成の電力線搬送通信システムにおいてデータ伝送路としての電力線を終端する際に実施される請求項 5 乃至 7 のうちのいずれか一項に記載のデータ伝送方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、データ伝送装置及びデータ伝送方法に係り、特に電力線を用いて高速データ通信を行うための電力線搬送通信用モデム等に適用され、入力信号のダイナミックレンジが大きい場合であっても精度の高い受信データを得られる構成を有するデータ伝送装置及びデータ伝送方法に関する。

【 0 0 0 2 】

【従来の技術】

図 1 に電力線搬送通信システムの構成例を示す。同図の例において、電力線は、配電変電所 9-1 と柱上変圧器 9-3 との間に配される 6. 6 k V の高圧配電線 9-2 と、柱上変圧器 9-3 と家屋 9-6 との間に配される 1 0 0 V / 2 0 0 V 低圧配電線 9-4 及び引込み線 9-5 とから成る。

当該電力線搬送通信システムでは、配電変電所 9-1 のアクセスノード 9-1 1 と柱上変圧器 9-3 内に設けられたモデムとの間に、高圧配電線 9-2 と並行して光ファイバを設置してその間の光信号によるデータ伝送を可能としている。又、柱上変圧器 9-3 と家屋 9-6 内のコンセントに差し込まれたモデムとの間は、1 0 0 V / 2 0 0 V 低圧配電線 9-4 と引込線 9-5 と屋内配線 9-7 とを経由したデータ伝送が可能である。

ここで、上記データ伝送において、低圧配電線 9-4、引込線 9-5 及び屋内配線 9-7 には、多くの家電機器が接続され、該家電機器のスイッチング電源やインバータ回路などからランダムな雑音が放出され、それらの雑音によって通信品質が劣化するおそれがある。このため、このような電力線搬送通信によるデータ伝送には、雑音に強いと言われる FM 変調方式、FSK 変調方式、PSK 変調方式又はスペクトラム拡散方式等を用いたり、或いはマルチキャリア変調方式や OFDM (Orthogonal · Frequency Division Multiplexing) 方式等を導入し、雑音の多いキャリア帯域を避けて通信を行う等の技術の適用が試みられている。

【 0 0 0 3 】

他方、このような電力線搬送通信システムでは、当該電力線搬送通信の信号搬送に伴う電力線からの放射漏洩電磁界によって他の通信又は放送メディアに影響が生ずるおそれがある。特に短波放送の受信機に対するノイズによって短波放送の放送内容が聴きづらくなる等の問題点の発生が危惧される。

【 0 0 0 4 】

このような放射漏洩電磁界による他の通信等へのノイズ等による影響低減のための対策として、当該電力線搬送における送信レベルを低下させることが考えられる。ところがこのように電力線搬送通信の送信レベルを低下させた場合、上述の如く家電機器のスイッチング電源やインバータ回路などから放出される雑音等によって電力線搬送の通信品質が著しく劣化してしまうことになる。

図 2 は、例えば図 1 に示す電力線搬送通信システムにおける、柱上変圧器 9-3 内に設けられたモデムで低圧配電線 9-4 経由で受信された受信信号の状態の例を示す。同図に示される如く、上述の如くの通信状況により、入力信号は大きな振幅の雑音レベル R_N に小さな振幅の受信信号 R_S が重畳された形態で受信される。

【 0 0 0 5 】

このような状態の入力信号から伝送データを適切に抽出するためには、図 2、(b) に示される如く、雑音レベル R_N と受信信号 R_S との合成信号の全領域の振幅 R_{IN} について A/D 変換器 (ADC) で取込み、ディジタル信号に変換後

にデジタル信号処理部（DSP）にて処理する必要がある。

【0006】

しかしながらこの場合、合成信号の振幅RINが大きく、現在の段階で製品化されているA/D変換器には、該当するような大きな入力振幅に対応したダイナミックレンジ（130dB以上）を有するものが見当たらない。従って、電力線経由で得られた信号を直接A/D変換器に取込むような回路構成とすることは困難である。

【0007】

図3は、上記課題を解決するための手法の一例について示す図である。この場合、A/D変換器（ADC）の前段階において、利得制限器（ゲインコントローラ）GCを設け、当該利得制限器GCによって入力信号の振幅を減衰させ、もってA/D変換器ADCが有するダイナミックレンジに適合させるものである。当該構成により、汎用A/D変換器ADCを用いて受信回路を構成する事が可能となる。

【0008】

【発明が解決しようとする課題】

しかしながら、このように利得制限器GCを用いて入力信号の振幅を減衰させた場合、伝送データを含む受信信号RSそのものの振幅も同時に減衰されるため、伝送データの検出精度が劣化し、結果として受信特性劣化を招くことになってしまう。

【0009】

上記汎用A/D変換器適用の際のダイナミックレンジに関する課題の解決のための他の方法として、オーバーサンプリング方式A/Dコンバータの適用等が考えられる。しかしながら、単純なオーバーサンプリング方式では、やはり結果的に十分な受信信号検出精度を得ることが困難と考えられる。

【0010】

本発明は上記課題に鑑み、雑音振幅が大きい入力信号に対して比較的ダイナミックレンジの狭いA/D変換器を適用しながら精度の良いデータ再生を可能にするデータ伝送方式を提供することを目的とする。

【 0 0 1 1 】

【課題を解決するための手段】

上記目的の達成のため、本発明では、入力信号に対してPN系列の乗積等によるスペクトラム拡散処理を施し、当該スペクトラム拡散処理後の信号に対してアナログ・デジタル変換処理を施す。更にアナログ・デジタル変換処理後の信号に対して上記同様のPN系列の乗積等によって前記スペクトラム拡散処理に対するスペクトラム逆拡散処理を施す。

【 0 0 1 2 】

このようにアナログ・デジタル変換処理にスペクトラム拡散処理を組み込むことによって実質的にアナログ・デジタル変換処理の精度を向上可能であり、比較的ダイナミックレンジの狭い汎用A/D変換器を適用しながら入力信号に含まれる伝送データを精度良くデジタル信号として再生可能にし得る。

【 0 0 1 3 】

【発明の実施の形態】

図4は、本発明の一実施例によるデータ伝送装置としての、例えば図1の柱上変圧器9-3内のモデムの装置構成例を示す。同図において、スクランブラ(SCR、S/P)11は、送信信号(SD)のスクランブル処理を行うと共にシリアル信号をパラレル信号に変換し、ベクトル和分回路(G/N、和分)12に送出する。

ベクトル和分回路12は入力されたパラレル信号に対し、グレイバイナリコード(G)であった信号をナチュラルバイナリコード(N)に変換する処理を施し、更に、受信側で位相検出するために用いるベクトル差分回路(差分、N/G)29に対応したベクトル和分演算処理を施した後、信号点発生部13に送出する。

【 0 0 1 4 】

信号点発生部13は、入力送信データを所定の変調単位で所定のビット数ずつ区切り、そのビット数に対応した信号点を1つ発生する。そして、このようにして得られた信号点よりなる送信信号は、ゼロ点挿入部14によりゼロ点信号が挿入された後、ロールオフフィルタ(ROF1)15によりその帯域が電力線搬送通信に許容された帯域に制限されて波形成形される。更に送信信号は変調回路(M

OD) 16によって変調され、D/A変換回路(D/A) 17によりデジタル信号からアナログ信号に変換された後、ローパスフィルタ(LPF) 18により電力線搬送波の周波数帯域を含む低周波帯域の信号が抽出され、送信線路TX-lineに送出される。

送信線路TX-lineへと送出された送信信号は、対向するモデム(例えば図1の家庭9-6内の屋内配線9-7の終端部分に設けられたモデム)によって受信線路RX-lineから受信され、そのバンドパスフィルタ(BPF) 21により所定の周波数帯域成分のみが抽出され、A/D変換回路(A/D) 22によりデジタル信号に戻される。

このデジタル化された信号は復調回路(DEM) 23によりベースバンドの信号に変換され、ロールオフフィルタ(ROF2) 24により波形成形され、その出力信号はVCXO(Voltage Controlled Crystal Oscillator:電圧制御水晶発振)型位相ロックループ回路(PLL・VCXO) 31に送出される。

当該VCXO型位相ロックループ回路31は、信号内のゼロ点の位相を抽出し、該ゼロ点の位相をA/D変換回路(A/D) 22へのサンプリングタイミング信号として与えると共に、受信部のクロック(RX-CLK)分配部32へも与える。

【0015】

受信部のロールオフフィルタ(ROF2) 24からの出力信号は又、ゼロ点削除部25により、そのゼロ点が削除された後、自動利得制御器(AGC) 26により所定のレベルに利得制御される。その後、自動キャリア位相制御器(CAPC) 27により位相合わせがなされ、更に判定回路(DEC) 28により受信信号の信号判定が行なわれる。そしてその判定結果がベクトル差分回路(差分、N/G) 29に出力される。

【0016】

ベクトル差分回路29は、送信部のベクトル和分回路(G/N、和分)12でナチュラルバイナリコード(N)で送信されたと信号に対し、同回路による処理とは逆のベクトル差分演算を行った後、グレイバイナリコード(G)に戻してデス

クランブラ (P/S、DSCR) 31 に送出する。デスクランブラ (P/S、DSCR) 31 は、このパラレルグレイコードをシリアル信号に変換してデスクランブル処理し、受信データ (RD) を得る。

【 0 0 1 7 】

又、送信部において、送信クロック分配回路 (TX-CLK) 19 は、送信クロック信号をゼロ点挿入部 14、D/A変換器 (D/A) 17 及びその他の各送信回路部へ分配する。また、受信部において、受信クロック (RX-CLK) 分配部 32 は、VCXO型位相ロックループ回路 (PLL・VCXO) 31 から受信クロック信号を抽出し、該受信クロック信号をゼロ点削除部 25 及びその他の各受信回路部へ分配する。

【 0 0 1 8 】

尚、受信クロック (RX-CLK) 分配部 32 は、VCXO型位相ロックループ回路 (PLL・VCXO) 31 から抽出されたゼロ点の位相を示すサンプリングタイミング信号を通過させているだけであり、この信号は単なるシンボルタイミング信号である。

図 5 は、図 4 における、受信部の A/D変換回路 22 内部の回路構成を示すブロック図である。同図の回路において、まず、バンドパスフィルタ 21 で帯域制限処理を受けた入力信号は、例えば図 2、(a) の如くの波形を有するものであり、利得制限回路 51 にて、A/D変換器 54 のダイナミックレンジの範囲に収まるようにその振幅が減衰される。その後、当該信号に対し乗積器 52 にて、PN 系列発生器 57 から供給される所定の PN (疑似雑音) 系列が乗積され、高速サンプリングによるスペクトラム拡散が施される。

【 0 0 1 9 】

尚、ここで上記 PN 系列はスペクトラム拡散における拡散変調において対象信号に対して乗積される拡散符号の総称である。この拡散符号としては、例えば M 系列符号、ゴールド系列符号、Wavelet 系列符号、アダマール系列符号等があり、そのいずれでもよい。

【 0 0 2 0 】

又、ここでは A/D変換器 54 の分解能向上のために多チップの PN 系列の乗

積が必要なことから、乗積器 5 2 による当該拡散処理は高速サンプリングを伴う処理となる。

【 0 0 2 1 】

その後低域通過フィルタ 5 3 にて信号の余分な高域成分が除かれた後、A/D 変換器 5 4 に入力され、当該 A/D 変換器 5 4 にて A/D 変換がなされる。ここでも A/D 変換器 5 4 の分解能向上のため、高速サンプリング(但し、ビットレートの的には低ビットレート)を伴う処理がなされる。

【 0 0 2 2 】

そして、その後、乗積器 5 5 にて再び PN 系列発生器 5 7 から供給される上記同様の PN 系列が乗積されることにより、スペクトラム逆拡散処理が施される。この場合も上記の如く前段の乗積器 5 2 にて多チップの PN 系列が乗積されているため、当該逆拡散処理においても多チップの PN 系列が乗積される。従って本逆拡散処理も高速サンプリング処理(但しビットレートの的には低ビットレート)を伴う。

【 0 0 2 3 】

その結果、デジタル化した受信信号が得られる。そして更に低域通過フィルタ 5 6 にて余分な高域成分が除かれた後に図 4 に示される復調器 2 3 へと供給される。尚、以降のデジタル信号処理にて低速サンプリング処理を行うことによって本来所望される高ビットレートの信号を得ることが出来る。

【 0 0 2 4 】

図 6 は、図 5 の回路構成中の各点における信号波形の変遷について説明するための図である。即ち、図 6、(b) に示される雑音信号に受信信号が重畳されたアナログの入力信号 $a(t)$ は乗積器 5 2 にて図 6、(c) に示す PN 系列 $c(t)$ が乗積される。乗積結果であるアナログ信号

$$a(t) * c(t)$$

は低域通過フィルタ 5 3 を経て、A/D 変換器 5 4 でデジタル信号

$$a(t) * c(t) * A/D$$

に変換される。その後更にPN系列 $c(t)$ が乗積されて以下の式で表されるデジタル信号が得られる。

$$\begin{aligned} & a(t) * c(t) * A/D * c(t) \\ = & a(t) * A/D * c(t) * c(t) \\ = & a(t) * A/D \end{aligned}$$

従って、上記の如く、入力アナログ信号 $a(t)$ をデジタル化した信号

$$a(t) * A/D$$

が得られる。

【 0 0 2 5 】

次に上記乗積器 5 2, 5 5 にて入力信号に乗積されるPN系列の所用系PN列数の算出方法について説明する。尚ここで、以降、「PN系列数」とは、PN系列の一周期毎のチップ数を示すものとする。図 5 に示すA/D変換回路 2 2 への入力信号を所定の精度でデジタル信号に変換するために要されるダイナミックレンジを 1 3 0 (dB) とした場合、当該全領域の検出に必要なビット数は 2 2 ビット以上と仮定する。そして、この 2 2 ビット以上のビット数を確保するために必要なPN系列数は、以下の表 1 に示す通り、6 5, 5 3 5 である。

【 0 0 2 6 】

【表 1】

PN 系列数 (N_{PN})	ADC ビット数	ADC における 向上ビット数(n)	合計ビット数
31	14	2.5	16.5
63	14	3	17
127	14	3.5	17.5
255	14	4	18
511	14	4.5	18.5
1023	14	5	19
2047	14	5.5	19.5
4095	14	6	20
8191	14	6.5	20.5
16383	14	7	21
32767	14	7.5	21.5
65535	14	8	22

以下に、上記表 1 の数値の算出根拠について説明する。まず、PN 系列数 N_{PN} の PN 系列の乗積による信号 S/N 、即ち分解能は、以下の数式（公知）に従って向上する。

$$S/N = 10 \log N_{PN}$$

又、この PN 系列の乗積による信号 S/N の向上により、実質的に、図 5 に示される A/D 変換器 54 の分解能（ビット数）が以下の数式（公知）中の n の分、向上したことと同等の効果が得られる。

$$S/N = 10 \log N_{PN} = 6.02 \times n + 1.76$$

よって

$$n = (10 \log N_{PN} - 1.76) / 6.02$$

即ち、PN系列の乗積による分解能の向上によって最終的に得られる分解能は、以下の式で求められる。

$$\text{ADCビット数} + \text{向上ビット数}(n) = \text{合計ビット数}$$

上記表1に戻り、ダイナミックレンジ130dBを必要とする入力信号から所定の精度で受信データを検出するための22ビット分の分解能を得るためには、元のA/D変換器54の分解能を構成するビット数14に対して8ビット分分解能を向上させる必要があり、従って表1の最下行が適用され、各乗積器52、55では、65、535のPN系列数を有するPN系列を乗積する必要がある。

【0027】

ここで、図7、図8と共に、本発明の実施例においてA/D変換器54の分解能が向上する理由について更に詳細に説明する。図7は図6に示す如くの本発明の実施例において、図7、(a)は図6、(b)に示す入力波形に対応し、図7、(b)は図6、(c)に示すPN系列波形に対応し、図7、(c)は図6、(d)に示すPN系列乗積後の信号波形に対応し、図7、(d)はA/D変換器54におけるサンプリングタイミングを示し、図7、(e)は図6、(e)に示されるA/D変換器54にて抽出された信号に対応する。

【0028】

他方、図8は、従来の、PN系列による拡散処理を施さない場合の信号波形例を示す。この場合、図8、(a)は図7、(a)と同様の元信号を示し、図8、(b)はその場合のA/D変換器のサンプリングタイミングを示し、図8、(c)はこのA/D変換器で抽出された信号波形を示す。

【0029】

このように、本発明の実施例では、入力波形に対してPN系列を乗積すると同時に、A/D変換器54のサンプリングタイミングもこれに応じて増加させる。その場合、図8、(b)に示す従来のA/D変換器のサンプリングタイミングを本発明の実施例で使用するPN系列における「ビットレート」と同一と仮定する。更にその場合、適用されるPN系列のPN系列数は、上記の如く当該PN系列の1周期毎のチップ数である。そこで、PN系列を乗積することによって元信号

のビットレートが「PN系列数」倍となるものと仮定する。

【0030】

そしてそのビットレートの改善度たる倍率としての「PN系列数」と同じ倍数分、A/D変換器のサンプリングタイミング、即ちサンプリングレートを増加させる構成とする。その結果、実質的にA/D変換器54による信号抽出の分解能を向上させることが可能となるのである。即ち、上の表1の場合、元のA/D変換器のサンプリングレートが1MHzであったと仮定すると、PN系列数31のPN系列を乗積した場合、即ち表1の最上段の場合、A/D変換器54のサンプリングレートも同じく31倍して31MHzとする。その結果、乗積器52にて乗積されるPN系列の周波数、即ちピッチレートとA/D変換器54のサンプリングレートとが共に31MHzとなるように構成するのである。

【0031】

その結果、図7に示す如く、PN系列の乗積によってプラス／マイナスの双方向に振られた元信号の振動と同じタイミングでA/D変換器54によるサンプリングが行われ、もってA/D変換器54による高精度の信号抽出が可能となるのである。

【0032】

ここで、上記数式の根拠について説明する。まず、

$$S/N = 10 \log N_{PN}$$

は、伝送量の基本式である以下の数式

$$S/N = 10 \log (P_S / P_N)$$

に基づくものである。ここで上式中の P_S 、 P_N は、夫々信号パワー、ノイズパワーを示す。上式の根拠については例えば、酒井洋、諏訪秀策著、「デシベル伝送量の扱い方」、日刊工業新聞社発行等を参照されたい。

【0033】

又、上記信号パワーとノイズパワーとの比がPN系列数 N_{PN} と一致する理由について以下に説明する。即ち、一般にA/D変換器の S/N 決定要因である量子化雑音はそのサンプリング周波数に比例する。従って例えばA/D変換器のサンプリング周波数を2倍とすることにより、 S/N を3dB改善することが出来

る。この点の詳細については、例えば米山寿一書、「A/Dコンバータ入門」オーム社発行に開示されている。

【0034】

即ち、上式に数値を代入すると以下の通りとなる。

$$S/N = 10 \log \left((P_S / (P_N / 2)) \right) = 10 \log 2 = 3 \text{ (dB)}$$

このことから、 S/N の改善度として、上式における P_S / P_N の部分をA/D変換器におけるサンプリング周波数の比と置き換えることが可能と言える。更に上記の如くPN系列数をA/D変換器54における改善度としてのサンプリング周波数の比（倍率）と同一とすることにより、上式、即ち

$$S/N = 10 \log N_{PN}$$

が導き出されるのである。

【0035】

又、

$$S/N = 10 \log N_{PN} = 6.02 \times n + 1.76$$

については、量子化に関する S/N の基本式である以下の式に基づいている。

$$S/N = 20 \log 2^n \cdot \sqrt{3}/2 = 6.02 \times n + 1.76$$

尚、上式の根拠については、例えば、金子尚著、「PCM通信の技術」、産業出版株式会社発行等を参照されたい。

【0036】

このように本発明の実施例によれば、A/D変換回路22において入力信号に対して高速サンプリングを行なってスペクトラム拡散処理を行うことにより、実質的にA/D変換器54の分解能の向上が図れる。その結果、受信信号検出精度劣化を防止したデータ伝送装置を実現可能である。

【0037】

尚、本発明の実施例の効果について以下に更に詳細に説明する。

【0038】

即ち、高振幅の入力信号に対して直接適合しないダイナミックレンジを有する汎用A/D変換器を適用するための手法として、従来の如くに単に汎用A/D変換器の前段に利得制限器（ゲインコントローラ）を設けて信号振幅を減衰させる

方法を適用した場合、汎用 A/D 変換器は高々 14 ビットの分解能しか有せず、その場合の分解能は以下の式で求められる。

$$\text{分解能} = \text{FSR} / 2^{14} = \text{FSR} / 16384$$

尚、FSR はフル・スケール・レンジを意味する。

【0039】

他方、本発明の実施例では上記の如くに PN 系列数 65, 535 の PN 系列を乗積することによって、14 ビットの解像度を有する汎用 A/D 変換器を使用しながら実質的に 22 ビット相当の A/D 変換器と同等の性能を実現可能である。従ってその際の分解能は以下の式で求められる。

$$\text{分解能} = \text{FSR} / 2^{22} = \text{FSR} / 4194304$$

従って、上記従来技術の方法による場合に比して 256 倍 (= 4, 194, 404 / 16, 384) の分解能が達成可能となる。

【0040】

図 9 は、本発明の実施例を適用可能なシステムについて更に一般化して示したものである。図示の如く、本発明の実施例によるデータ伝送装置としてのモデムは、図 9, (a) に示される電力線を介して実現される電力線搬送通信システムの終端部分である電力線搬送モデムに相当する。

【0041】

更に本発明の実施例は、図 9, (b) に示される当該モデム中のハッチングで示す A/D 変換回路部に特徴を有する。当該 A/D 変換回路は例えば図 5 に示す構成を有し、上述の如く汎用の A/D 変換器 54 を適用しながら PN 系列を使用した高速サンプリングを伴うスペクトラム拡散処理の適用により、実質的に A/D 変換における分解能を効果的に向上可能である。その結果、一般に雑音の比率が多いと言われる電力線搬送通信システムにおいて伝送データの検出を確実に実施し得るデータ伝送装置を提供し得る。

【0042】

図 10 は、本発明の他の実施例によるデータ伝送装置の構成を示す回路ブロック図であり、当該データ伝送装置は、図 9, (b) に示すモデムに相当するものである。同図において、電力線を経て受信された入力信号は電力搬送回線との分

離を行う結合部 1 5 1 及び所望信号成分を抽出する受信部 1 5 2 を経たのち、利得制限部 1 5 3 にてその振幅が制限された後、拡散変調部 1 5 4 に供給される。拡散変調部 1 5 4 では入力信号に P N 系列を乗積し拡散変調を実施する。拡散符号生成部 1 5 9 は上記 P N 系列を生成して拡散変調部 1 5 4 へ供給する。

【 0 0 4 3 】

次に、上記拡散変調された信号は低域通過フィルタ 1 5 5 にて高域の不要成分が取り除かれ、その後、A / D 変換器 1 5 6 にてデジタル信号へ変換される。その後、拡散復調部 1 5 7 にて、上記同様の P N 系列が乗積されることによって逆拡散がなされる。拡散符号生成部 1 6 0 は上記 P N 系列を生成して拡散復調部 1 5 7 へ供給する。

【 0 0 4 4 】

その後、低域通過フィルタ 1 5 8 にて不要高域成分が除去され、デジタル信号処理部 1 4 2 にて所定の信号処理がなされて元信号へと再生され、その後インタフェース部 1 4 1 にて他のネットワークに対するインタフェース処理が施された後、出力される。

【 0 0 4 5 】

他方、他のネットワークを介して受信された信号はインタフェース部 1 4 1 にて所定のインタフェース処理を経た後、デジタル信号処理部 1 4 2 にて所定の信号処理が施され、D / A 変換器 1 4 3 によってアナログ信号へ変換される。その後低域通過フィルタ 1 4 4 にて不要高域成分が除かれ、利得制限部 1 4 5 にて振幅の調整がなされる。そして、駆動部 1 4 6 にて増幅された後に結合部 1 5 1 を経て電力線へと発信される。

【 0 0 4 6 】

図 1 0 の回路構成において、利得制限部 1 5 3、拡散変調部 1 5 4、低域通過フィルタ 1 5 5、A / D 変換器 1 5 6、拡散復調部 1 5 7、低域通過フィルタ 1 5 8 及び拡散符号生成部 1 5 9、1 6 0 は、夫々図 5 の回路構成における利得制限部 5 1、乗積部 5 2、低域通過フィルタ 5 3、A / D 変換器 5 4、乗積器 5 5、低域通過フィルタ 5 6 及び P N 系列生成部 5 7 に対応し、夫々において同様の処理が実施される。

【 0 0 4 7 】

尚、本発明の実施例は上述のものに限られず、本発明の基本思想に従う限り様々な応用例が導出し得る。

【 0 0 4 8 】

【発明の効果】

本発明によれば、上述の如くの手法にてアナログ・ディジタル変換処理にスペクトラム拡散処理を組み込むことによって実質的にアナログ・ディジタル変換処理の精度を向上可能であり、比較的ダイナミックレンジの狭い汎用 A/D 変換器を適用しながら入力信号に含まれる伝送データを精度良くディジタル信号として再生可能にし得る。

【図面の簡単な説明】

【図 1】

本発明の実施例を適用可能な電力線搬送通信システムの構成を説明するための図である。

【図 2】

図 1 に示される如くの電力線搬送通信システムにおける課題について説明するための図である。

【図 3】

図 1 に示される如くの電力線搬送通信システムに適用する従来の一例のデータ伝送装置としてのモデムの構成を説明するためのブロック図である。

【図 4】

本発明の実施例によるデータ伝送装置としてのモデムの回路構成を説明するためのブロック図である。

【図 5】

図 4 に示す A/D 変換回路の内部構成を説明するための回路ブロック図である。

【図 6】

図 5 に示す回路構成における信号波形の変遷について説明するための図である。

【図 7】

本発明の実施例による効果を説明するための波形図（その 1）である。

【図 8】

本発明の実施例による効果を説明するための波形図（その 2）である。

【図 9】

本発明の適用例について更に説明するための図である。

【図 1 0】

本発明の他の実施例によるデータ伝送装置としてのモデムの回路構成を示すブロック図である。

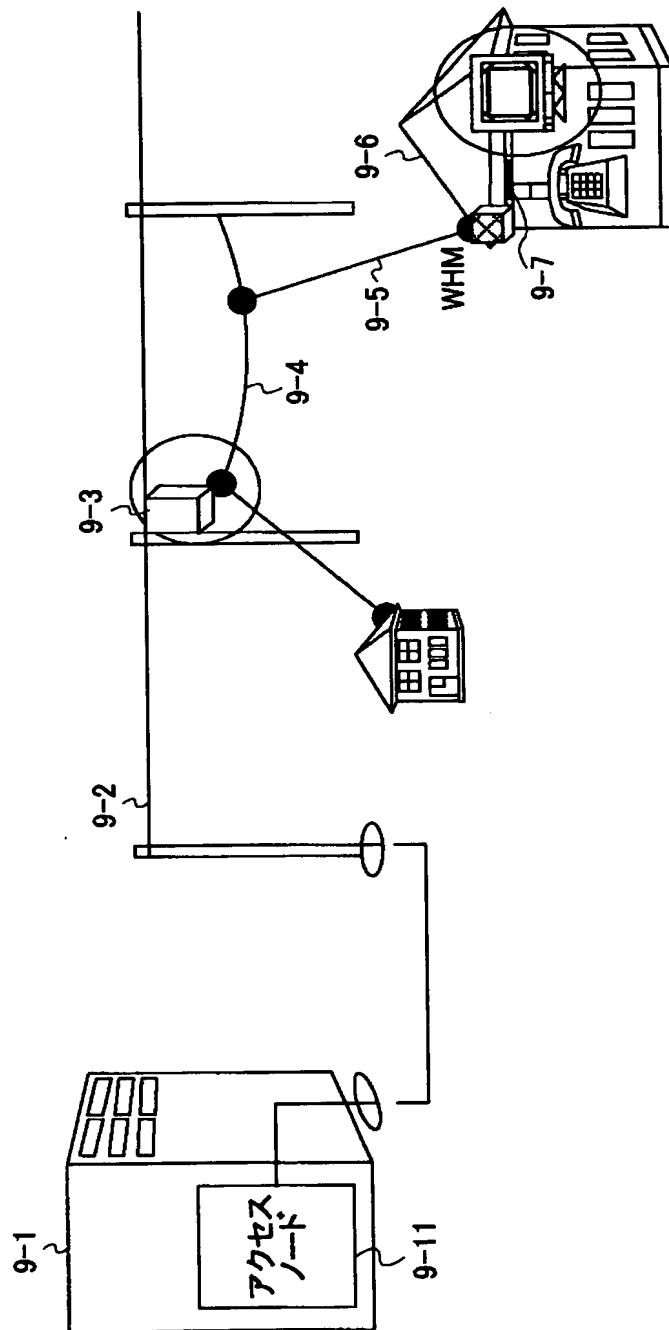
【符号の説明】

- 5 1 ゲインコントローラ
- 5 2 乗積器
- 5 3 低域通過フィルタ
- 5 4 A/Dコンバータ
- 5 5 乗積器
- 5 6 低域通過フィルタ
- 5 7 P N 系列発生器

【書類名】 図面

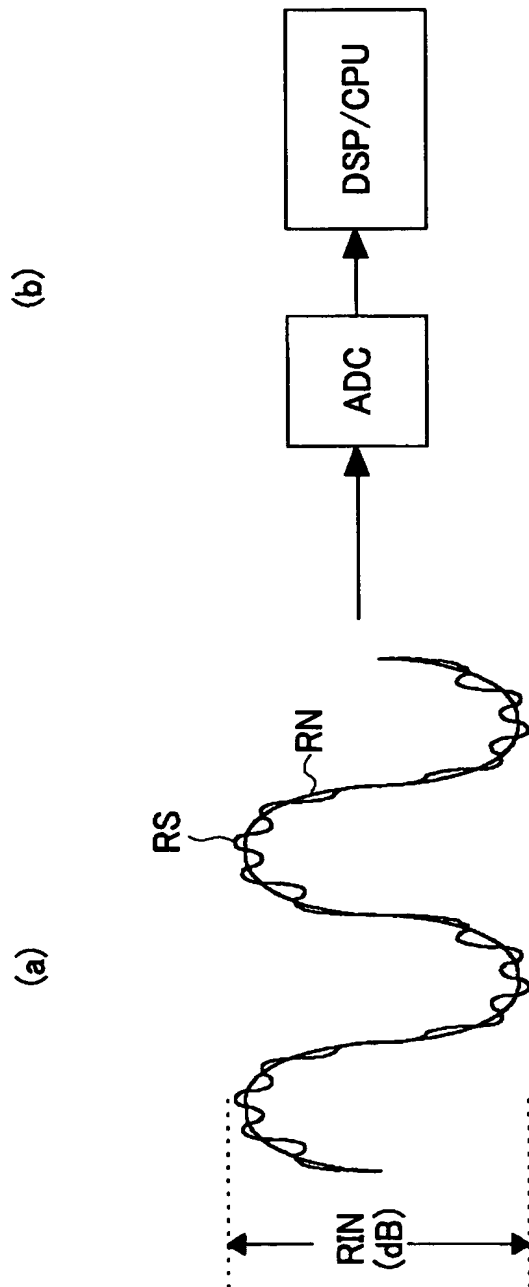
【図 1】

本発明の実施例を適用可能な
電力線搬送通信システムの構成を説明するための図



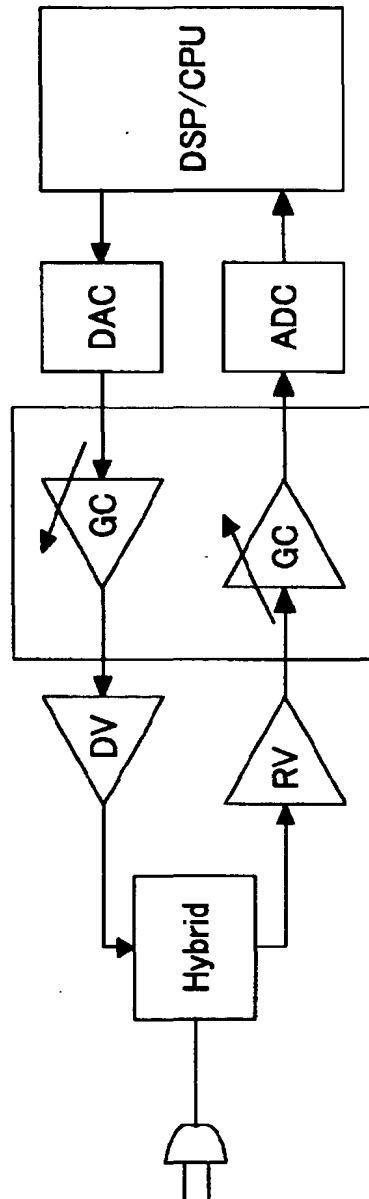
【図 2】

図1に示される如くの電力線搬送通信システム
における課題について説明するための図



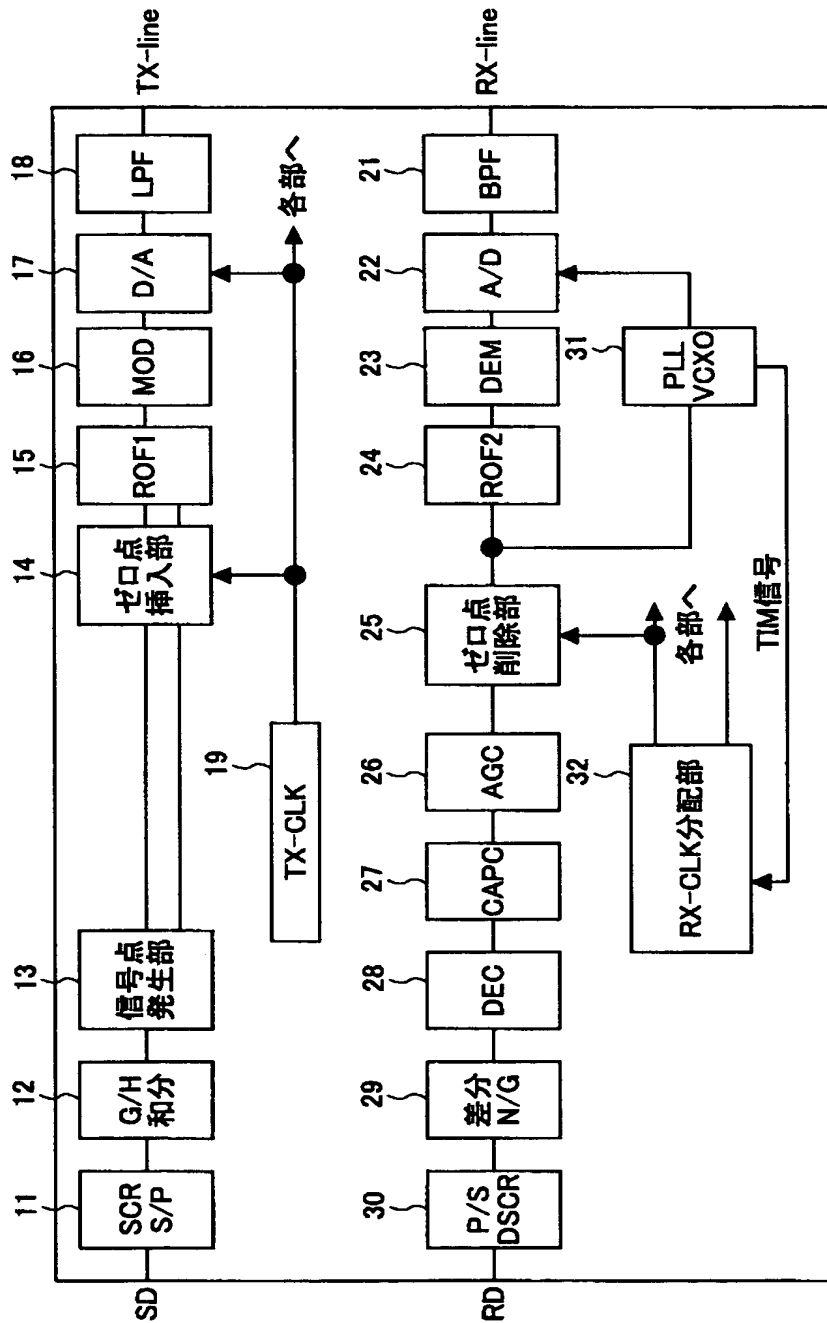
【図 3】

図 1 に示される如くの電力線搬送通信システムに適用する従来の一例のデータ伝送装置としてのモデムの構成を説明するためのブロック図



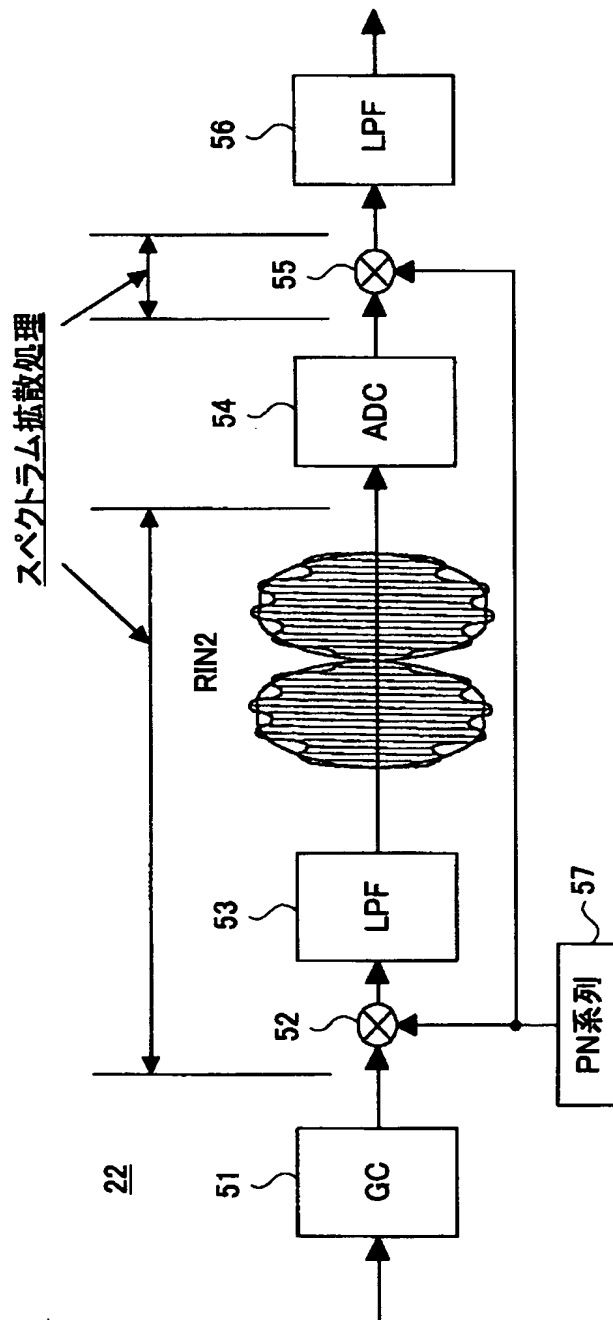
【図 4】

本発明の実施例によるデータ伝送装置としての
モデムの回路構成を説明するためのブロック図



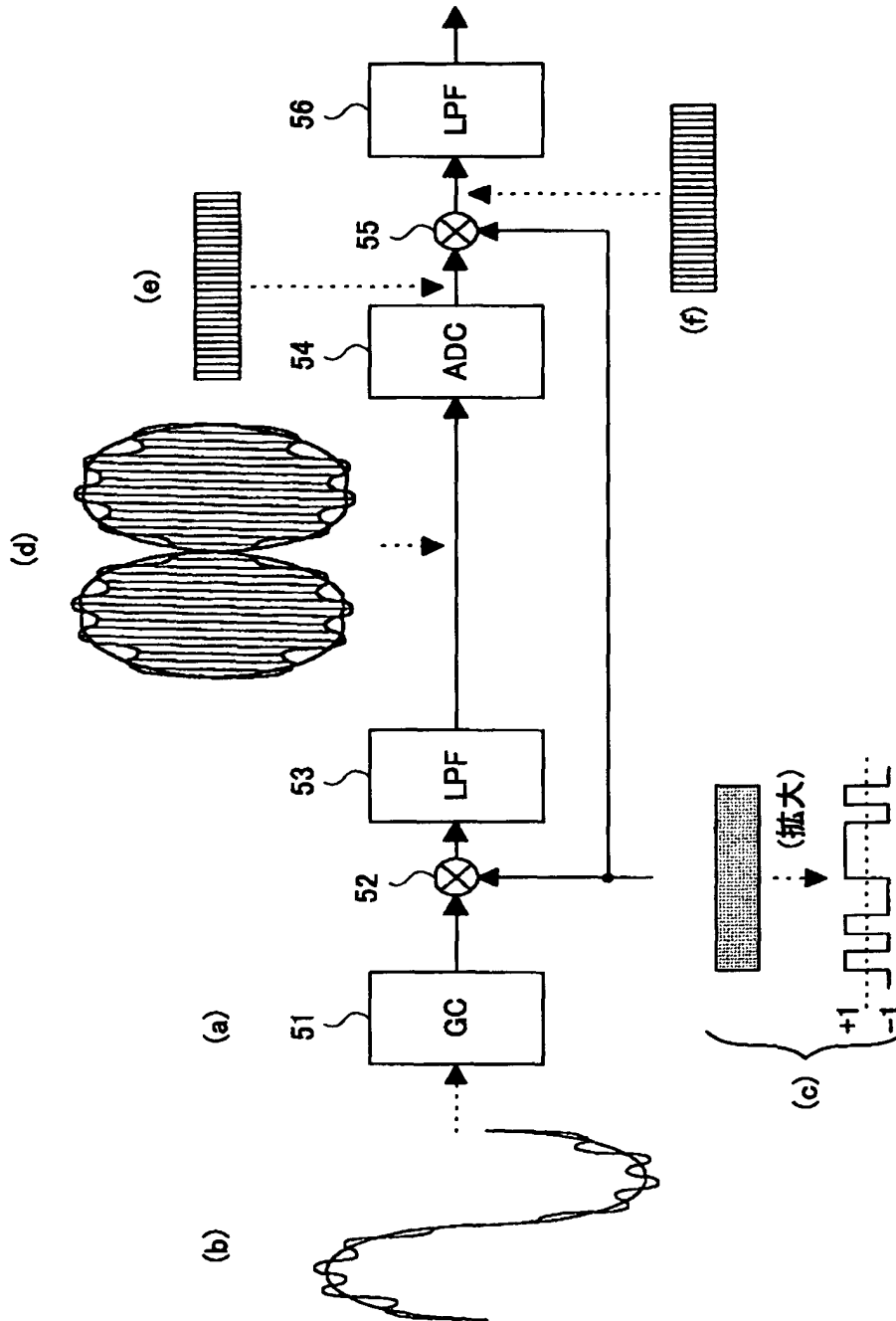
【図 5】

図4に示すA/D変換回路の内部構成を説明するための回路ブロック図



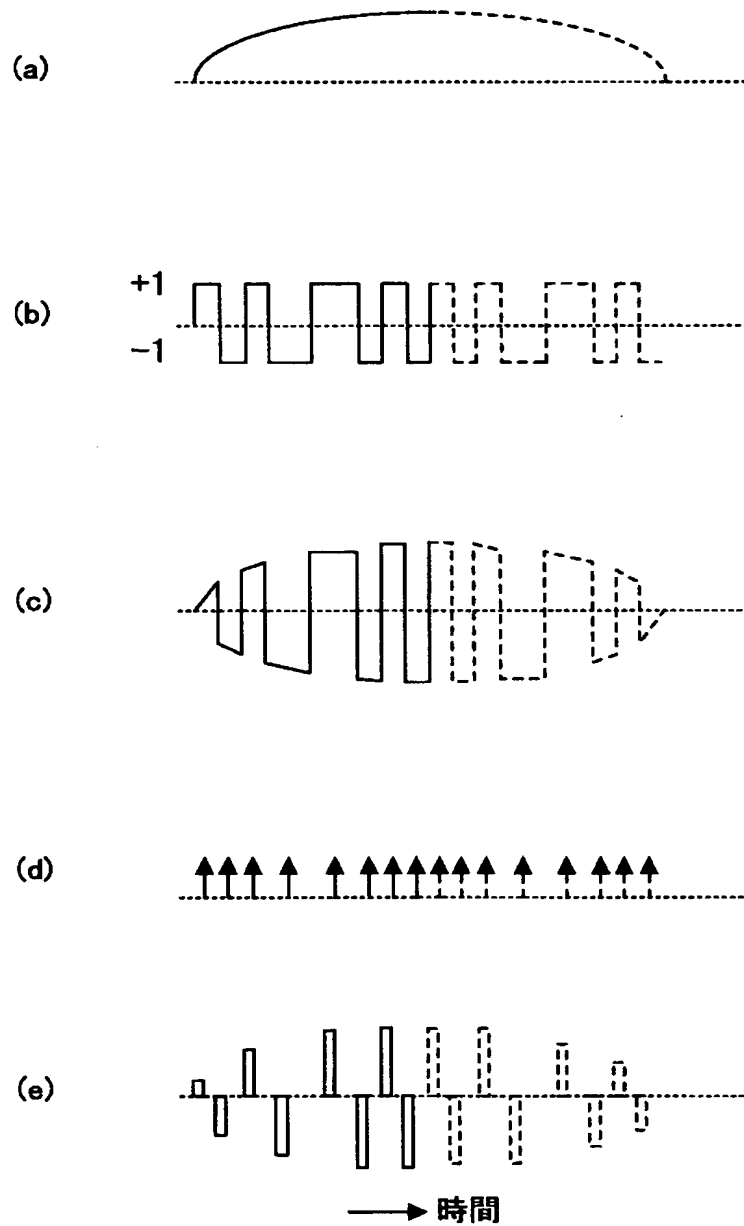
【図 6】

図5に示す回路構成における信号波形の変遷について説明するための図



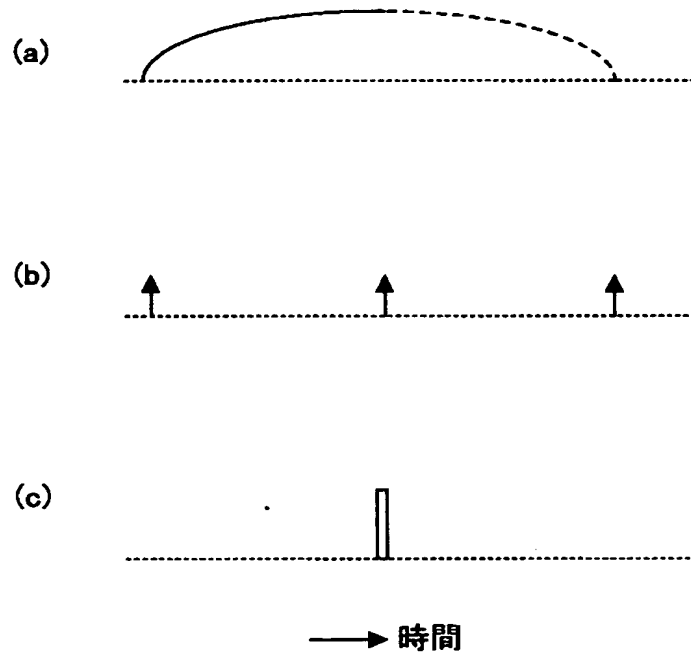
【図 7】

本発明の実施例による効果を説明するための波形図(その1)



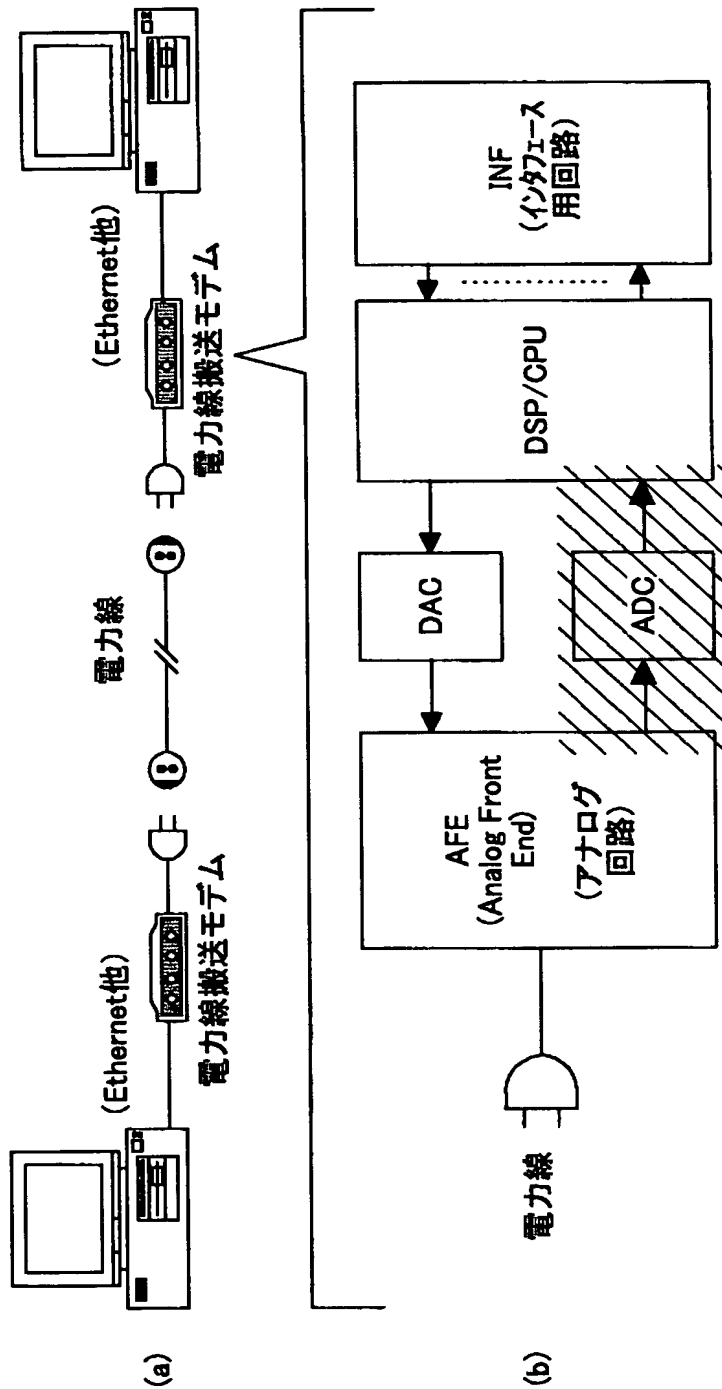
【図 8】

本発明の実施例による効果を説明するための波形図(その2)



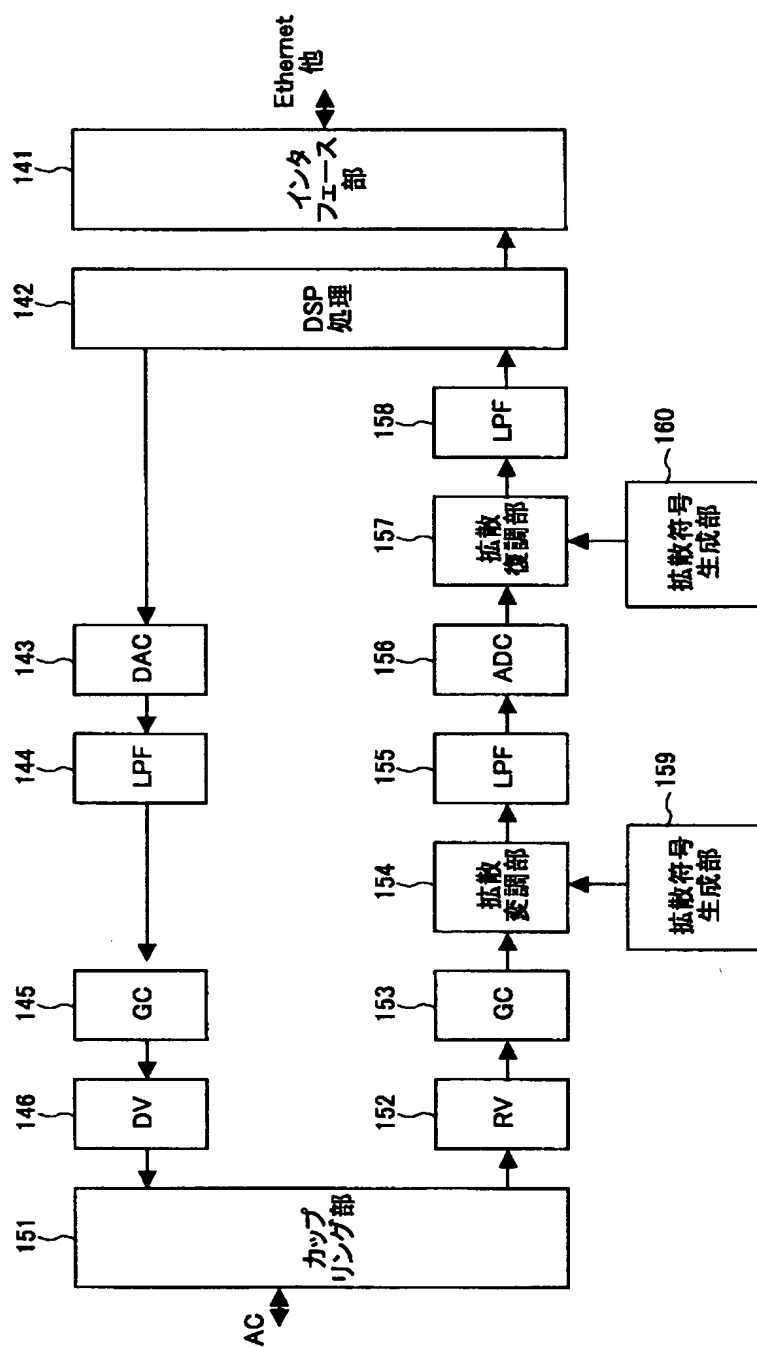
【図 9】

本発明の適用例について更に説明するための図



【図 10】

本発明の他の実施例によるデータ伝送装置としての
モデムの回路構成を示すブロック図



【書類名】 要約書

【要約】

【課題】 雑音振幅が大きい信号に対して比較的ダイナミックレンジの狭いA/D変換器を適用しながら精度の良いデータ再生を可能にする受信部を提供することを目的とする。

【解決手段】 入力信号に対してPN系列を乗積してスペクトラム拡散処理を施す乗積器52と、スペクトラム拡散処理後の信号に対してアナログ・デジタル変換処理を施すA/D変換器54と、前記アナログ・デジタル変換処理後の信号に対して上記同様のPN系列を乗積して前記スペクトラム拡散処理に対するスペクトラム逆拡散処理を施す乗積器55とよりなる構成である。

【選択図】 図5

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 2 2 3]

1. 変更年月日	1 9 9 6 年 3 月 2 6 日
[変更理由]	住所変更
住 所	神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号
氏 名	富士通株式会社